PATENT ABSTRACTS OF JAPAN

(11)Publication number :

(43) Date of publication of application: 02.04, 1992

(51) Int. CI.

G05B 19/18 G05B 13/02 G05D 3/12 G05D 3/12 H02P 5/00

(21) Application number : 02-196940

(71) Applicant: YASKAWA ELECTRIC CORP

(22) Date of filing:

(72) Inventor: NAKAMURA YUJI

24.07.1990

(54) LEARNING CONTROL SYSTEM ADOPTING CORRECTION OF SPEED COMMAND

(57) Abstract:

PURPOSE: To improve the following-up precision by forecasting a future speed command in a learning controller and correcting the present speed command so that the value of this future speed command is minimum and inputting the corrected speed command to a speed controller.

CONSTITUTION: The difference between the position of a motor 4 detected by a position detector of the motor 4 and a target position command is inputted as the speed command to not a speed controller 3 but a learning controller 1, and this learning controller 1 forecasts the future speed command and corrects the present speed command to minimize the value of this future speed command and inputs the corrected speed command to the speed controller 3. That is, the position command itself is not used but the speed command given as the difference between the target position and the position of the motor 4 is corrected, and finally, the speed command, namely, the position deviation is zero. Thus, the following-up operation of high precision is realized.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998, 2003 Japan Patent Office

(19) 日本国特許庁(JP)

(12)公開特許公報(A) (11)特許出願公開番号

特開平4-100116

(43) 公開日 平成4年(1992) 4月2日

						177		
(51) Int. C I. 5		識別記号	庁内整理番号	FΙ			技術表示箇所	
G 0 5 B	19/18	Е						
G 0 5 B	13/02	L						
G 0 5 D	3/12	305 V						
				G 0 5 B	19/18	E		
				G 0 5 B	13/02	L		
	審査請求	有				(全6頁)	最終頁に続く	
(21) 出願番号	特願平2-196940			(71) 出願人	. 0000006	662		
				(П) Шаях		社安川電機		
(22) 出願日	平成2年(1990)7月24日					12/11~102 比九州市八幡西区	里崎城石2番1号	
				(72) 発明者				
				(10)	福岡県北九州市八幡西区大字藤田2346番地株式会社安川電機製作所内			
•					7/120.		7711 3	
	•							
				ł				

^{(54) 【}発明の名称】速度指令の補正による学習制御装置

^{(57) 【}要約】本公報は電子出願前の出願データであるた め要約のデータは記録されません。

【特許請求の範囲】

(1)同じパターンを繰り返す目標位置指令にモータの 位置を追従させるよう、モータへ入力を与える制御系に おいて、

検出したモータの位置と目標位置指令との差を速度指令 として入力し、この入力信号から未来の速度指令を予測 し、その値が最小となるように現在の速度指令に対する 補正速度指令を出力する学習コントローラと、

前記補正速度指令を入力し、前記モータを駆動する速度 コントローラを備えたことを特徴とする速度指令の補正 10 による学習制御方式。

(2)前記学習コントローラにおいて、アナログ電圧で受け取った速度指令をA/D変換器によりサンプリングし、学習演算によって決定された補正速度指令をD/A変換器によってアナログ電圧として出力し、補正速度指令の決定法としては、初回の試行においては、時刻iにおける補正速度指令 U_o (i) を、

 $u_o(i) = Z(i)$

とし、それ以降のk回目の試行においては、 $u_k(i)$

u_k (i) = u_k_-_l (i) + σ (i) (k = l、2、・・・・)σ (i) = ▲数式、化学式、表等があります▼

とすることを特徴とする請求項1記載の速度指令の補正 による学習制御方式。

ただし、u、 σ 、zは、それぞれ補正速度指令、補正値、速度指令であり、添字k、k-1は試行の回数を表し、 q_m 、Q、 g_n は、制御対象の動特性に関する情報と、予測される未来の速度指令に掛ける重みによって決定される定数である。

(3) 十分な試行を経て、速度指令値 z があらかじめ設定された値以内に収束した後は、メモリに記憶されている1試行分の補正速度指令を用いて、メモリ運転を行うことを特徴とする請求項1記載の速度指令の補正による学習制御方式。

30

19 日本国特許庁(JP)

@ 特許出願公開

◎公開特許公報(A) 平4-100116

@Int. Cl. *	識別配号	庁内整理番号	@公開	平成 4 年(199	2)4月2日
G 05 B 19/18 13/02	E L	9064—3H 7740—3H			
G 05 D 3/12	305 V 306 G	9179—3H 9179—3H			•
H 02 P 5/00	Ž Q	9063—5H 9063—5H			
		審査請求	未請求	請求項の数 3	(全6頁)

9発明の名称 速度指令の補正による学習制御方式

②特 願 平2-196940 ②出 願 平2(1990)7月24日

福岡県北九州市八幡西区大字藤田2346番地 株式会社安川

電機製作所内

⑪出 顧 人 株式会社安川電機

福岡県北九州市八幡西区黒崎城石 2番 1号

明 紅 曹

1. 発明の名称

速度指令の補正による学習制御方式

- 2、特許請求の範囲
- (I) 同じパターンを繰り返す目標位置指令にモータの位置を追従させるよう、モータへ入力を与える制御系において、

検出したモーダの位置と目標位置符合との差を速度指令として入力し、この入力信号から未来の速度指令を予測し、その値が最小となるように現在の速度指令に対する補正速度指令を出力する学習コントローラと、

前記補正速度指令を入力し、前記モータを駆動する速度コントローラを備えたことを特徴とする速度指令の補正による学習制御方式。

初回の試行においては、時刻iにおける補正速度 舞合u。(i)を、

u .(i) = z (i)

とし、それ以降のk回目の試行においては、

11、(1)を、

 $u_{*}(i) = u_{*-1}(i) + \sigma(i) (k=1, 2, \cdots)$

$$\sigma(i) = \sum_{n=1}^{N} q_{n} z_{n-1}(i+n) + Q \{z_{n}(i) - z_{n-1}(i)\}$$

$$+ \sum_{n=1}^{N-1} \sigma(i-n)$$

とすることを特徴とする請求項1記載の速度指令 の補正による学習制御方式。

ただし、u、σ、zは、それぞれ物正速度指令、 特正値、速度指令であり、 版字 k , k - 1 は試行 の回数を要し、q。、Q、g。は、 制御対象の動 特性に関する情報と、予測される未来の速度指令 に掛ける重みによって決定される定数である。 (3) 十分な試行を経て、速度指令値 z があらかじ め設定された値以内に収束した後は、メモリに配 健されている 1 試行分の補正速度指令を用いて、

特開平4-100116 (2)

メモリ選転を行うことを特徴とする請求項 1 記載 の速度投令の補正による学習制和方式。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、繰り返し動作をする工作機械、ロボット等の制御方式に関する。

〔従来の技術〕

乗り返し目標値に対する学習制御系の設計法と しては、本出顧人が特別平1-237701号公報におい て提集した方式がある。

この方式は、同じ目標値に対する動作を繰り返 し、過去の個差をもとに未来の偏差を予測し、そ の値が最小となるように制御入力を袖正していく というもので、最終的には目標値と出力が一致す るため、高精度な遊従動作が実現される。

(発明が解決しようとする課題)

ところが、上述の方式をモータの位置追従制御 に適用した場合、位置指令を特正することになる ため、補正複算は位置ループを制御するコントロ ーラあるいはその前段で行わなければならず、目

指令として、その速度指令は速度コントローラへではなく学習コントローラへ入力され、この学習コントローラ内では、未来の速度指令を予測し、その値が最小となるように現在の速度指令の結正を行い、その補正速度指令を散速度コントローラへ入力するように動作する。

つまり、位置指令自体は用いず、目標位置とモータの位置との逆によって与えられる速度指令を 補正することにより、最終的には速度指令、すな わち、位置額差はゼロとなる。

(实施例)

以下、本発明の具体的実施例を第1図、第2図に示して説明する。第1図は、本発明の学習コントローラをモータの位置制御に適用した場合の機成図である。

図中6は解算器で、位置指令rと位置xとの個整eを出力する。2は乗算器であり、結算器 8で得られた個差eにKpを乗じた値を速度指令zとして出力する。1は学習コントローラで、速度指令zを受け取り、補正速度指令uを出力する。8

際位置指令を取得する必要があった。

そこで本発明は、位置指令を利用せずに、その 位置指令にモータの位置を追従させる学習制御則 を実現できる方式を提供することを目的とする。

(課題を解決するための手段)

上記問題点を解決するため、本発明は、同じパ ターンを繰り返す目標位置指令にモータの位置を 遊徙させるよう、モータへ入力を与える例御系に おいて、

検出したモータの位置と目標位置指令との意を 速度指令として入力し、この入力信号から未来の 速度指令を予測し、その値が最小となるように現 在の速度指令に対する補正速度指令を出力する学 習コントローラと、

前配補正速度指令を入力し、前配モータを駆動する速度コントローラを備えたことを特徴とする ものである。

(作用)

上記手段により、モータの位置検出器により検 出したモータの位置と目標位置指令との整を速度

は速度コントローラでモータ4の速度制御を行う。5 はモータ4の速度マと位置 x とを関係づける限分器である。ここで、学習コントローラ1を取り除いて速度指令 z をそのまま速度コントローラ 8 へ入力すると、通常の位置制御の構成となり、これらは従来のシステムをそのまま利用できる。学習コントローラ1の内部構成図を第2図に示す。図中11は演算器であり、

$$\sigma(i) = \sum_{n=1}^{N} q_n \hat{z}_{n-1}(i+n) + Q_{z_n(i)-z_{n-1}(i)}$$

$$\begin{array}{l}
N-1 \\
+ \sum_{n=1}^{N-1} \sigma(i-n)
\end{array} \tag{1}$$

なる演算によって、時刻iにおける補正値 $\sigma(i)$ を算出する。

また、12は、定数 $q_1, q_2, \cdots, q_n, Q_n, g_1$ 、 g_1, \cdots, g_{n-1} を記憶するメモリ、13は、前回の試行の時刻 i から現在時刻 i までの速度指令値($z_{n-1}(i) \sim z_n(i)$)を記憶するメモリ、14は、現在時刻 i に至るまでの補正値($\sigma(i)$)、j-i-1, i-2, \cdots , i-N+i0 を記憶するメモリ、1.5は、

特開平4-100116(3)

前回の試行の時期1から現在時期1までの補正達 度指令値(u = - i(i) ~ u = (i) を記憶するメモ リである。

さらに、16は現在時刻iにおける補正値 σ(i) と、前回の試行の時刻iの補正这度指令値 u_{n-1}(i) とを加算して、今回の補正速度指令値 u_n(i)を出 カする加算器である。

17はA/D変換器、18はD/A変換器であり、18、20はサンプリング周期Tで閉じるサンプラである。

(1) 式の導出を行う。

いま時期iにおける補正速度指令 u(i)を

$$u_{*}(i) = z(i)$$
 (2a)
 $u_{*}(i) = u_{*-1}(i) + \sigma(i)$ (k=1, 2, ...)

(2b)

と与えるものとする。ただし、kは試行の回数を 多す。

ここで、学習コントローラ内部の信号 z 。(i)、 σ (i)のところでループを切り、 植正速度指令 u 。(i)を入力とし、速度指令 z 。(i)を出力とする刻

は、(3)式より

$$z_{1}(i+n) = \delta(i+n) + z_{1-1}(i+n)$$

$$= z_{1-1}(i+n) + z_{1}(i) - z_{1-1}(i)$$

$$= \sum_{i=1}^{N-1} H_{i-1} - H_{i-1} \sigma(i-n) \qquad (5)$$

で予測される。

第1図より速度指令2は、位置個差にKpを乗 じたものであるから、未来時刻i+Mまでの位置 個差を小さくするための指標として、次の評価関 数J

$$J = \sum_{n=1}^{M} W_{n} \{z_{n}(i+n)\}^{2}$$
 (6)

を考え、この評価関数」が最小となるように補正値 σ (i)を選ぶものとする。ここで Ψα は、未来時刻 i + m における速度指令値の予測値 z 、(i+m)に掛ける重み保敷であり、その一例を第7回に示す。

いま式 ∂ $J/\partial\sigma$ (i) = D は、未知数 σ (i) に関する 1 次の代数方程式となるため、J を最小にする σ (i) は簡単に求められ、結局、時期iにおける補正値 σ (i) は、次式で与えられる。

御対象を考える(第 8 図)。この刻御対象は、D /A変換器 1 8、速度コントローラ 8、モータ 4、 数分器 6、減算器 6、乗算器 2、A / D変換器 1 7、および、サンプラ 1 8、1 8 を含んでいる。 なお、位置指令 r はゼロとする。

また、前回の試行の時刻iでは、第4図の関係が成り立つため、第3図、第4図より第5図の関係が終られる。ただし、6(i)は

$$\delta(i) = z_{k}(i) - z_{k-1}(i)$$
 (3)

と定義される。

いま時期 i において、未来の存正値σ(i+m)(m-1.2.・・・μ) をゼロと仮定すると、未来の出力 δ(i+m)(m=1.2.・・・・μ) は次式で予測される。

$$\delta (i+n) = \delta (i) + \sum_{n=0}^{N-1} (H_{n+n} - H_n) \sigma (i-n) (4)$$

ただし、 $B_1(j=0,1,\cdots,N)$ は制御対象の意み系列 あるいは、単位ステップ応答のサンプル値の競分 値であり、N は $B_1=H_2(j>N)$ となるよう選ぶも のとする(第 6 図)。

ここで、未来特別i+mでの速度指令z。(i+a)

$$\sigma(i) = \sum_{m=1}^{M} q_m z_{n-1}(i+m) + Q \{z_n(i)-z_{n-1}(i)\}$$

$$+ \sum_{m=1}^{N-1} r_m \sigma(i-m) \qquad (7)$$

ただし、

$$Q = \sum_{j=1}^{n} Q_{j}$$
 (8b)

$$g = \sum_{j=1}^{N} Q_{j} (H_{-+j} - H_{-})$$
 (8c)

であり、これらの定数は、制御対象の重み系列を 制定し、重み係数 Waを適当に与えてやることに より、あらかじめ算出される。

以上で、(1)式で与えられる補正値 σ (i)が、(6) 式の評価関数Jを最小にすることが示された。

サンプラ19、20の間じるタイミングは、学 智旗算を行うCPUの内部クロックにより決定し ても良いし、他の軸と同期運転を行う場合には、

特開平4-100116 (4)

他の軸のモータに付いている位置検出器からの質 号により決定しても良い。

1回の試行を開始するタイミングは、位置ループを制御する、すなわち、位置指令からモータの位置を被算するCPUからの信号により決定しても良いし、他の軸のモータに付いている位置後出程からの信号により決定しても良い。

十分な試行を経て、速度指令値をがあらかじめ 設定された値以内に収束した時、すなわち、位置 個差をがある値以下になった時は、配位されてい る1試行分の補正速度指令を用いて、メモリ悪転 を行っても良い。この時の様成を第8図に示す。

また、学習を行わない通常動作時には、学習コントローラは、入力した速度指令zの値をそのまま特正速度指令uとして出力してやれば良い。

(発明の効果)

以上述べたように、本発明によれば、同じパターンを繰り返す位置指令に対して、位置指令とモータの位置との差を速度指令とし、その速度指令 を学習コントローラへ入力し、この学習コントロ 一ラ内では、未来の速度指令を予測し、その値が 最小となるように現在の速度指令の裕正を行い、 その補正速度指令を放速度コントローラへ入力す るため、位置偏差の計算は従来のコントローラを そのまま適用でき、学習コントローラは位置指令 を必要とせず、最終的には、位置指令に対して、 造後精度が格段に良い劉御系が実現されるという 効果がある。

4. 図面の簡単な説明

第1図は本発明の基本概念図、第2図は学習コントローラの内部構成を示す図、第3図は入力を $u_{\kappa}(i)$ とした朝御対象を示す図、第4図は入力を $u_{\kappa-1}(i)$ とした朝御対象を示す図、第5図は入力を $\sigma(i)$ とした制御対象を示す図、第6図、第7図は本発明の動作を説明する図、第8図は本発明のメモリ運転を示す図である。

1…学習コントローラ

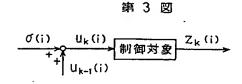
2 … 果算器

8…速度コントローラ

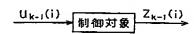
4 ··· モータ

5 …被分器 6 …被算器

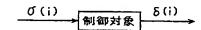
> 特許出題人 株式会社 安川電機製作所 代表者 鬼 施 功



第 4 図

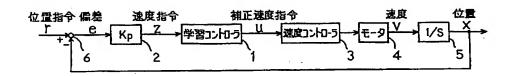


第 5 図

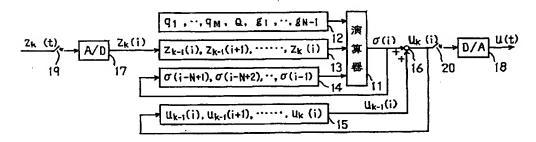


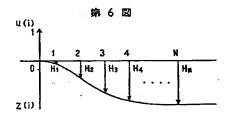
特閒平4-100116 (5)

第1図



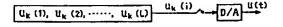
第 2 図





第 7 图 W₁ W₂ W₃ · M

第8四



手統補正書(自発)

平成 3年 7月 4日

特許庁長官 深沢 亘 殿



- 1. 事件の表示 平成2年 特許顧 第196940号
- 2. 発明の名称 速度指令の補正による学習朝御方式
- 3. 補正をする者事件との関係 特許出職人 住所 福岡県北九州市八幡西区大字原田2346番地名称 (662) 株式会社 安川電機製作所
- 4. 補正の対象 明細書の「発明の詳細な説明」の機
- 5. 福正の内容 別紙のとおり



特開平4-100116 (6)

(8a) j

(2) 明報書 1 0 頁第 7 行

(8c)」を

$$f = \sum_{j=1}^{N} q_{j} (H_{n-j} - H_{n})$$

に補正する。